

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-190490

(43)Date of publication of application : 05.07.2002

(51)Int.Cl.

H01L 21/60

H05K 3/34

(21)Application number : 2000-387621

(71)Applicant : DENSO CORP

(22)Date of filing : 20.12.2000

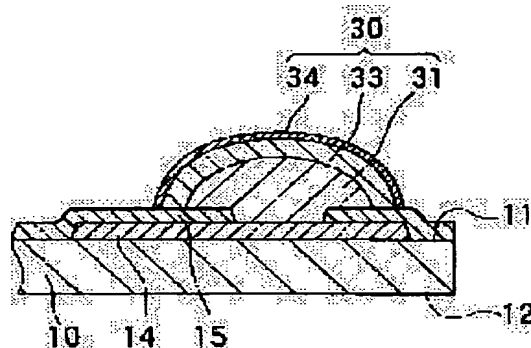
(72)Inventor : NIMI AKIHIRO

## (54) ELECTRONIC COMPONENT PROVIDED WITH BUMP

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a bump constitution, capable of being jointed using low pressure, while preventing oxidation of Sn prior to jointing, in an electronic component provided with an electrode and a bump containing Sn to be fused so as to be jointed with a mating member formed on the surface of the electrode.

**SOLUTION:** For the bump 30 provided on an IC chip 10 as an electronic component, a diffusion preventing layer 31, a first layer 33 composed of Sn and a second layer 34 as the uppermost surface layer composed of Ag or Au are successively laminated starting from the side of the electrode 14. The weight ratio of the first layer 33 and the second layer 34 is set so as to be the eutectic composition of metals which constitutes the first and second layers 33 and 34, when the bump 30 is fused.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1] They are the electronic parts which have the bump (30) by whom melting is done in order to be formed in the front face of an electrode (14) and this electrode and to join to phase hand part material (20). Said bump From said electrode side, the laminating of the 2nd layer (34) as the 1st layer (33) which consists of Sn, and the maximum surface layer which consists of Ag or Au is carried out one by one. Electronic parts characterized by being set up so that it may become the eutectic presentation of the metal with which the weight ratio of said 1st layer and said 2nd layer constitutes said 1st and 2nd layers when said bump fuses.

[Claim 2] Said 2nd layer (34) is electronic parts according to claim 1 characterized by being Ag and setting the weight ratio of said 1st layer (33) and said 2nd layer as a weight ratio from which Sn becomes 96.5% of the weight, and Ag becomes 3.5 % of the weight.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the electronic parts which have the bump by whom melting is done, in order to be formed in the front face of an electrode and this electrode and to join to phase hand part material.

[0002]

[Description of the Prior Art] When the electronic parts and the phase hand part material which have a bump are conventionally joined through the bump concerned, Usually, either is constituted from Au(gold) or Ag (silver) among the electrodes of a bump and phase hand part material. Another side is constituted from Sn (tin) and the approach of joining by carrying out thermocompression bonding of the bump of electronic parts and the electrode of phase hand part material, and forming the diffusion alloy layer of Sn, Au, or Sn and Ag is adopted (for example, JP,9-102514,A etc.).

[0003]

[Problem(s) to be Solved by the Invention] this invention person examined the case where Sn constituted the bump of electronic parts. Although a bump is formed in the electrode surface of electronic parts, when forming in this electrode surface the bump who consists of Sn, a bump is formed through the diffusion prevention layer (barrier metal) for preventing diffusion with the metals (aluminum, copper, etc.) and Sn which constitute an electrode.

[0004] However, if the electronic parts which have the bump who contains Sn in this way tend to be formed and it is going to join this to phase hand part material, the following problems will arise. That is, Sn which constitutes a bump will cause the yield fall of junction, if Sn oxidizes before junction, since it has the property which is very easy to oxidize.

[0005] Moreover, in the configuration which piles up these semiconductor chips and is joined, and the so-called three-dimension chip laminating configuration, it is necessary [ it ] from the need for forming a through hole etc. for a semiconductor chip about 50 micrometers and to make thickness of a chip very thin, using a semiconductor chip as [ both ] electronic parts and phase hand part material.

[0006] With such a thin semiconductor chip, by impressing a pressure (for example,  $8 \times 10^7$  to  $3 \times 10^8$  Pa), and an elevated temperature (for example, 350 degrees C - 400 degrees C), in case chips are joined by thermocompression bonding, a crack and curvature occur for a chip and the thermocompression bonding of chips itself becomes difficult.

[0007] It aims at offering a bump configuration joinable by the low pressure, setting to the electronic parts which have a bump containing Sn by which melting is carried out, and preventing oxidization of Sn before junction, in order to form this invention in the front face of an electrode and this electrode and to join it to phase hand part material in view of the above-mentioned problem.

[0008]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, in claim 1 and invention according to claim 2 They are the electronic parts which have the bump (30) by whom melting is done in order to be formed in the front face of an electrode (14) and this electrode and to join to phase hand part material (20). A bump From an electrode side, the laminating of the 2nd layer (34) as the 1st layer (33) which consists of Sn, and the maximum surface layer which consists of Ag or Au is carried out one by one. The weight ratio of the 1st layer and the 2nd layer is characterized by being set up so that it may become the eutectic presentation of the metal which constitutes the 1st and 2nd layers, when a bump fuses.

[0009] Since a bump's maximum front face is considering as the configuration covered from Ag or Au which cannot oxidize comparatively easily according to this invention, oxidization of Sn in the bump before junction can be prevented.

[0010] Moreover, since according to this invention the weight ratio of the 1st layer and the 2nd layer is set up so that it may become the eutectic presentation of the metal which constitutes the 1st and 2nd layers when a bump fuses, Minimum temperature required in order to fuse a bump can be reduced even to low temperature compared with the conventional thermocompression bondings, such as eutectic temperature (221 degrees C) of Sn and Ag, or eutectic temperature (220 degrees C) of Sn and Au.

[0011] And since melting of the bump can be carried out at such comparatively low temperature, a pressure required for junction can also be made low as much as possible (for example,  $1.5 \times 10^6$  to  $1.5 \times 10^7$  Pa). Thus, according to this invention, a bump configuration joinable by the low pressure can be offered, preventing oxidization of Sn before junction.

[0012] In addition, the sign in the parenthesis of each above-mentioned means is an example which shows correspondence relation with the concrete means of a publication to the operation gestalt mentioned later.

[0013]

[Embodiment of the Invention] Hereafter, the operation gestalt which shows this invention in drawing is explained. Drawing 1 is the outline sectional view of what joined the electronic parts 10 which have a bump concerning the operation gestalt of this invention to the phase hand part material 20 (electronic-parts zygote), and drawing 2 is the outline sectional view showing the detail configuration of the bump 30 before junction of the electronic parts 10 shown in drawing 1 R> 1.

[0014] In drawing 1, after the 1st IC chip 10 as electronic parts, the laminating of the 2nd IC chip 20 as phase hand part material is carried out, the three-dimension chip laminating configuration is formed, and both [ these ] the IC chips 10 and 20 are joined through the bump 30 prepared in the 1st IC chip 10.

[0015] Here, on the other hand in each of the 1st and 2nd IC chips 10 and 20, the whole surface 11 and 21 and a lower field are set to

12 and 22 for the field of the top in drawing 1. And both the IC chips 10 and 20 are repeated in the whole surface 11 of the 1st IC chip 10, and the condition of the 2nd IC chip 20 of on the other hand having made 22 countering.

[0016] Each IC chips 10 and 20 are constituted as a semiconductor chip formed by giving a well-known semi-conductor manufacturing technology to semi-conductor wafers, such as silicon. In this example, each IC chips 10 and 20 have the whole surface 11 and the active regions 13 and 23 where components, such as a transistor, were formed in 21 sides.

[0017] Moreover, the electrodes 14 and 24 which consist of aluminum (aluminum), Cu (copper), etc., respectively are formed in the whole surface 11 and 21 of the 1st and 2nd IC chips 10 and 20. Electrodes 14 and 24 consist of these examples as wiring which consists of aluminum electrically connected with active regions 13 and 23. Moreover, covering protection of the whole surface 11 and 21 of each IC chips 10 and 20 is carried out by the insulating protective coats 15 and 25 formed so that opening of some electrodes 14 and 24 might be carried out.

[0018] Moreover, in the 2nd IC chip 20, the electrode 26 which consists of nickel (nickel), Cu, etc. is formed in the field 22, in addition the electrode 26 by the side of a field 22 is electrically connected with the electrode 24 by the side of the whole surface 21 through the through hole 27 which penetrates the 2nd IC chip 20 in that thickness direction. As for this through hole 27, it comes to fill up metals, such as W (tungsten).

[0019] and the electrode 14 by the side of the whole surface 11 of the 1st IC chip 10 (part which carries out opening from a protective coat 15) and the 2nd IC chip 20 — on the other hand, it is joined through the above-mentioned bump 30, and the electrode 26 by the side of 22 is connected electrically [ two electrodes 14 and 26 ] and mechanically. By the bump 30 who shows drawing 1, it has the structure where the laminating of the diffusion prevention layer 31 which consists of nickel etc., and the alloy layer 32 which consists of an eutectic alloy of Sn and Ag was carried out from the electrode 14 side of the 1st IC chip 10.

[0020] The bump 30 who shows drawing 1 is shown as a condition after fusing the bump 30 who shows drawing 2. Next, in order to be formed in the front face of the 1st IC chip 10 14 as electronic parts of this invention, i.e., an electrode, and this electrode 14 and to join to the 2nd IC chip 20, the 1st IC chip 10 which has the bump 30 by whom melting is done is explained with reference to drawing 2.

[0021] As shown in drawing 2, the laminating of the 2nd layer 34 as the maximum surface layer which a bump 30 becomes from the above-mentioned diffusion prevention layer 31 from an electrode 14 side, the 1st layer 33 which consists of Sn, and Ag or Au is carried out one by one. In addition, the 2nd layer 34 shall consist of Ag in this example.

[0022] Here, the diffusion prevention layer 31 intervenes between an electrode 14 and the 1st layer 33, is for preventing the counter diffusion of aluminum and Sn, and is called so-called barrier metal. As a diffusion prevention layer 31, the aluminum/Cu laminated material which carried out the laminating of aluminum and the Cu from the electrode 14 side besides nickel, the Ti/Cu laminated material which carried out the laminating of Ti (titanium) and the Cu from the electrode side are employable.

[0023] As an approach of forming the diffusion prevention layer 31 in the front face of an electrode 14, when the diffusion prevention layer 31 is nickel, it can form with nonelectrolytic plating etc. Moreover, when it is each laminated material which the diffusion prevention layer 31 described above, it can form with the photograph RISOGURAFU technique in which a spatter, etching, etc. were used etc. In addition, when an electrode 14 is the ingredient which cannot carry out counter diffusion to Sn which constitutes the 1st layer 33 easily, a bump 30 may not have the diffusion prevention layer 31.

[0024] Moreover, formation of the 1st layer 33 and the 2nd layer 34 can be performed by making the 1st layer 33 and the 2nd layer 34 deposit continuously by using the approach (the lift-off method) of performing a spatter for example, using a metal mask etc., or electroplating using a resist mask.

[0025] Moreover, in this operation gestalt, junction for the 2nd IC chip 20 is performed by carrying out melting of the bump 30. Here, in the bump 30 who shows drawing 2, when a bump 30 fuses, the weight ratio (only henceforth a weight ratio) of the 1st layer (Sn) 33 and the 2nd layer (Ag or Au) 34 is set up so that it may become the eutectic presentation of the metal which constitutes the 1st and 2nd layers 33 and 34.

[0026] That is, in the alloy layer 32 (refer to drawing 1) formed after bump melting, the above-mentioned weight ratio is set up so that the presentation of the alloy layer 32 concerned may turn into an eutectic presentation (eutectic point) of Sn and Ag or may turn into an eutectic presentation (eutectic point) of Sn and Au.

[0027] In this example which the 2nd layer 34 becomes from Ag, the above-mentioned weight ratio is set as a weight ratio from which Sn becomes 95.5 to 97.5% of the weight, and Ag becomes 2.5 - 4.5 % of the weight. Preferably, it is good for Sn to become and for Ag to become 3.5% of the weight 96.5% of the weight. Moreover, when the 2nd layer 34 consists of Au, the above-mentioned weight ratio is set as a weight ratio from which Sn becomes 86 to 90% of the weight, and Au becomes 10 - 14 % of the weight. Preferably, it is good for Sn to become and for Au to become 12% of the weight 88% of the weight.

[0028] A setup of such a weight ratio is possible by controlling the ratio (only henceforth a thickness ratio) of the thickness of the 1st layer 33, and the thickness of the 2nd layer 34. the case where the 2nd layer 34 consists of Ag — the above-mentioned thickness ratio — 1st layer: — it is set up so that the 2nd layer may be set to 31:1-56:1, for example, the thickness of the 1st layer 33 can set thickness of 48\*\*5 micrometers and the 2nd layer 34 to 1.2\*\*0.2 micrometers.

[0029] moreover, the case where the 2nd layer 34 consists of Au — the above-mentioned thickness ratio — 1st layer: — it is set up so that the 2nd layer may be set to 16:1-24:1, for example, the thickness of the 1st layer 33 can set thickness of 48\*\*5 micrometers and the 2nd layer 34 to 2.5\*\*0.2 micrometers. And in case such a thickness ratio forms the 1st and 2nd above-mentioned layers 33 and 34 in the lift-off method, electroplating, etc., it is controllable by adjusting spatter time amount and plating time amount etc.

[0030] And the electronic-parts zygote shown in above-mentioned drawing 1 can be made by using oven etc., heating the 2nd IC chip 20 on the whole surface 11 of the 1st IC chip 10 shown in drawing 2, where [ of superposition, a bump 30, and the 2nd IC chip 20 ] the electrode 26 by the side of 22 is contacted on the other hand, and carrying out melting of the 1st and 2nd layers 33 and 34 in a bump 30.

[0031] Since a bump's 30 maximum front face is considering as the configuration covered from Ag or Au which cannot oxidize easily rather than Sn here according to this operation gestalt, oxidization of Sn in the bump 30 before junction can be prevented.

[0032] Moreover, since according to this operation gestalt it has set up so that it may become the eutectic presentation of the metal which constitutes the 1st and 2nd layers when a bump 30 fuses the above-mentioned weight ratio, minimum temperature required in order to fuse a bump 30 can be reduced even to low temperature compared with the conventional thermocompression bondings, such as eutectic temperature (221 degrees C) of Sn and Ag, or eutectic temperature (220 degrees C) of Sn and Au.

[0033] And since melting of the bump 30 can be carried out at such comparatively low temperature, a pressure required for junction does not need a high pressure (for example,  $8 \times 10^7$  to  $3 \times 10^8$  Pa) like thermocompression bonding, either, but can make it a low pressure (for example,  $1.5 \times 10^6$  to  $1.5 \times 10^7$  Pa) as much as possible. Thus, a bump configuration joinable by the low pressure can be offered, setting for the 1st IC chip 10 and preventing oxidization of Sn before junction according to this operation gestalt.

[0034] (Other operation gestalten) Although the 2nd IC chip 20 was used in addition with the above-mentioned operation gestalt as phase hand part material to which the 1st IC chip 10 is joined, as phase hand part material, you may be a tape for TAB (tape career method), a leadframe, etc. these cases — the conductor of phase hand part material — to the section or an electrode, melting of the bump 30 of the 1st IC chip 10 can be carried out, and it can join.

[0035] Moreover, as electronic parts which have the bump of this invention, it is not limited to IC chip (semiconductor chip).

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

## [Brief Description of the Drawings]

[Drawing 1] It is the outline sectional view showing the condition of having joined the electronic parts which have a bump concerning the operation gestalt of this invention to phase hand part material.

[Drawing 2] It is the outline sectional view showing the important section of the electronic parts which have the bump who shows drawing 1 .

## [Description of Notations]

10 [ — A bump, 33 / — The 1st layer, 34 / — The 2nd layer. ] — 1st IC chip, 14 — An electrode, 20 — 2nd IC chip, 30

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-190490  
(P2002-190490A)

(43) 公開日 平成14年7月5日(2002.7.5)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ト*(参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 E 3 1 9
H 0 5 K 3/34	5 0 5	H 0 5 K 3/34	5 0 5 A 5 F 0 4 4
	5 1 2		5 1 2 C
		H 0 1 L 21/92	6 0 2 D
			6 0 3 B
審査請求 未請求 請求項の数2 O L (全 4 頁)			

(21) 出願番号 特願2000-387621(P2000-387621)

(22) 出願日 平成12年12月20日(2000. 12. 20)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 新美 彰浩

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(74) 代理人 100100022

弁理士 伊藤 洋二 (外2名)

Fターム(参考) 5E319 AA03 AB05 AC01 BB01 BB04

BB08 CC22 CD26 GG15 GG20

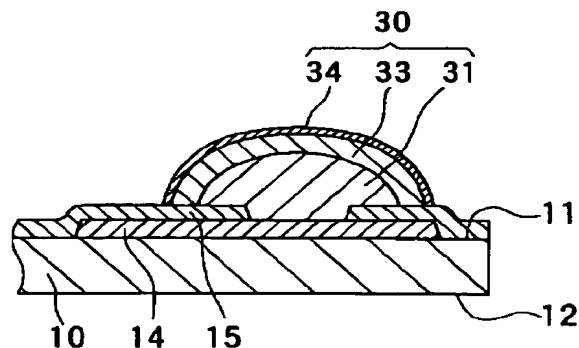
5F044 QQ03 QQ04 RR03

(54) 【発明の名称】 パンプを有する電子部品

(57) 【要約】

【課題】 電極と、この電極の表面に形成され相手部材と接合するために溶融されるS nを含むパンプとを有する電子部品において、接合前におけるS nの酸化を防止しつつ、低い圧力で接合可能なパンプ構成を提供する。

【解決手段】 電子部品としてのI Cチップ10に設けられたパンプ30は、電極14側から、拡散防止層31、S nよりなる第1の層33、A gまたはA uよりなる最表面層としての第2の層34が順次積層されたものであり、第1の層33と第2の層34との重量比が、パンプ30が溶融したときに第1および第2の層33、34を構成する金属の共晶組成となるように設定されている。



## 【特許請求の範囲】

【請求項1】 電極（14）と、この電極の表面に形成され相手部材（20）と接合するために熔融されるパンプ（30）とを有する電子部品であって、前記パンプは、前記電極側から、Snよりなる第1の層（33）、AgまたはAuよりなる最表面層としての第2の層（34）が順次積層されたものであり、前記第1の層と前記第2の層との重量比が、前記パンプが熔融したときに前記第1および第2の層を構成する金属の共晶組成となるように設定されていることを特徴とする電子部品。

【請求項2】 前記第2の層（34）はAgであり、前記第1の層（33）と前記第2の層との重量比は、Snが96.5重量%、Agが3.5重量%となるような重量比に設定されていることを特徴とする請求項1に記載の電子部品。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電極と、この電極の表面に形成され相手部材と接合するために熔融されるパンプとを有する電子部品に関する。

## 【0002】

【従来の技術】従来より、パンプを有する電子部品と相手部材とを、当該パンプを介して接合する場合、通常、パンプ及び相手部材の電極のうち、どちらか一方をAu（金）もしくはAg（銀）より構成し、他方をSn（すず）より構成し、電子部品のパンプと相手部材の電極とを熱圧着させてSnとAuもしくはSnとAgの拡散合金層を形成することにより接合する方法が採用されている（例えば、特開平9-102514号等）。

## 【0003】

【発明が解決しようとする課題】本発明者は、電子部品のパンプをSnにより構成した場合について検討した。パンプは電子部品の電極表面に形成されるが、この電極表面にSnよりなるパンプを形成する場合、例えば、電極を構成する金属（アルミや銅等）とSnとの拡散を防止するための拡散防止層（バリアメタル）を介してパンプを形成する。

【0004】しかしながら、このようにSnを含むパンプを有する電子部品を形成し、これを相手部材に接合しようとする、つぎのような問題が生じる。すなわち、パンプを構成するSnは、非常に酸化されやすい特性を持つため、接合前においてSnが酸化されてしまうと、接合の歩留まり低下を引き起こす。

【0005】また、電子部品及び相手部材として共に半導体チップを用い、これら半導体チップ同士を重ね合わせて接合する構成、いわゆる3次元チップ積層構成の場合、半導体チップにスルーホールを形成する等の必要性から、チップの厚さを例えば50μm程度と非常に薄いものとする必要となる。

【0006】このような薄い半導体チップでは、チップ同士を熱圧着により接合する際に圧力（例えば $8 \times 10^7 \sim 3 \times 10^8$  Pa）や高温（例えば $350^\circ\text{C} \sim 400^\circ\text{C}$ ）を印加することで、チップに割れや反りが発生し、チップ同士の熱圧着そのものが困難となる。

【0007】本発明は上記問題に鑑み、電極と、この電極の表面に形成され相手部材と接合するために熔融されるSnを含むパンプとを有する電子部品において、接合前におけるSnの酸化を防止しつつ、低い圧力で接合可能なパンプ構成を提供することを目的とする。

## 【0008】

【課題を解決するための手段】上記目的を達成するため、請求項1及び請求項2に記載の発明では、電極（14）と、この電極の表面に形成され相手部材（20）と接合するために熔融されるパンプ（30）とを有する電子部品であって、パンプは、電極側から、Snよりなる第1の層（33）、AgまたはAuよりなる最表面層としての第2の層（34）が順次積層されたものであり、第1の層と第2の層との重量比が、パンプが熔融したときに第1および第2の層を構成する金属の共晶組成となるように設定されていることを特徴としている。

【0009】本発明によれば、パンプの最表面が比較的酸化されにくいAgまたはAuより覆われた構成としているため、接合前におけるパンプ内のSnの酸化を防止することができる。

【0010】また、本発明によれば、パンプが熔融したとき、第1および第2の層を構成する金属の共晶組成となるように、第1の層と第2の層との重量比が設定されているため、パンプを熔融するために必要な最低限の温度を、SnとAgの共晶温度（ $221^\circ\text{C}$ ）、またはSnとAuの共晶温度（ $220^\circ\text{C}$ ）といった従来の熱圧着に比べて低い温度にまで低下させることができる。

【0011】そして、このように比較的低い温度にてパンプを熔融させることができるため、接合に必要な圧力も極低いもの（例えば $1.5 \times 10^6 \sim 1.5 \times 10^7$  Pa）とすることができる。このように、本発明によれば、接合前におけるSnの酸化を防止しつつ、低い圧力で接合可能なパンプ構成を提供することができる。

【0012】なお、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示す一例である。

## 【0013】

【発明の実施の形態】以下、本発明を図に示す実施形態について説明する。図1は、本発明の実施形態に係るパンプを有する電子部品10を相手部材20と接合したものの（電子部品接合体）の概略断面図であり、図2は、図1に示す電子部品10の接合前におけるパンプ30の詳細構成を示す概略断面図である。

【0014】図1において、電子部品としての第1のICチップ10の上に、相手部材としての第2のICチップ



ブ 20 が積層されて 3 次元チップ積層構成が形成されており、これら両 IC チップ 10、20 は、第 1 の IC チップ 10 に設けられたパンプ 30 を介して接合されている。

【0015】ここで、第 1 および第 2 の IC チップ 10、20 の各々において、図 1 中の上側の面を一面 11、21、下側の面を他面 12、22 とする。そして、両 IC チップ 10、20 は、第 1 の IC チップ 10 の一面 11 と第 2 の IC チップ 20 の他面 22 とを対向させた状態で重ね合わされている。

【0016】各 IC チップ 10、20 は、シリコン等の半導体ウェハに対して周知の半導体製造技術を施すことにより形成された半導体チップとして構成されている。本例では、各 IC チップ 10、20 は、一面 11、21 側にトランジスタ等の素子が形成された能動領域 13、23 を有している。

【0017】また、第 1 および第 2 の IC チップ 10、20 の一面 11、21 には、それぞれ Al（アルミニウム）や Cu（銅）等よりなる電極 14、24 が形成されている。本例では、電極 14、24 は、能動領域 13、23 と電気的に接続された Al よりなる配線として構成されている。また、各 IC チップ 10、20 の一面 11、21 は、電極 14、24 の一部を開口させるように形成された絶縁性の保護膜 15、25 により被覆保護されている。

【0018】また、第 2 の IC チップ 20 において、その他面 22 には、Ni（ニッケル）や Cu 等よりなる電極 26 が形成されており、この他面 22 側の電極 26 は、第 2 の IC チップ 20 をその厚み方向に貫通するスルーホール 27 を介して一面 21 側の電極 24 と電気的に接続されている。このスルーホール 27 は例えば W（タングステン）等の金属が充填されてなる。

【0019】そして、第 1 の IC チップ 10 の一面 11 側の電極（保護膜 15 から開口する部位）14 と、第 2 の IC チップ 20 の他面 22 側の電極 26 とは、上記パンプ 30 を介して接合され、両電極 14、26 は電気的、機械的に接続されている。図 1 に示すパンプ 30 では、第 1 の IC チップ 10 の電極 14 側から、Ni 等よりなる拡散防止層 31、Sn と Ag の共晶合金よりなる合金層 32 が積層された構造となっている。

【0020】図 1 に示すパンプ 30 は、図 2 に示すパンプ 30 を溶融した後の状態として示されている。次に、本発明の電子部品としての第 1 の IC チップ 10、即ち、電極 14 と、この電極 14 の表面に形成され第 2 の IC チップ 20 と接合するために溶融されるパンプ 30 とを有する第 1 の IC チップ 10 について、図 2 を参照して説明する。

【0021】図 2 に示す様に、パンプ 30 は、電極 14 側から上記拡散防止層 31、Sn よりなる第 1 の層 3、Ag または Au よりなる最表面層としての第 2 の層

34 が順次積層されたものである。なお、本例では、第 2 の層 34 は、Ag よりなるものとしている。

【0022】ここで、拡散防止層 31 は、電極 14 と第 1 の層 33 との間に介在し、Al と Sn との相互拡散を防止するためのもので、いわゆるバリアメタルといわれるものである。拡散防止層 31 としては、Ni 以外にも、電極 14 側から Al、Cu を積層した Al/Cu 積層物、電極側から Ti（チタン）、Cu を積層した Ti/Cu 積層物等を採用することができる。

10 【0023】電極 14 の表面に拡散防止層 31 を形成する方法としては、拡散防止層 31 が Ni の場合は、無電解めっき等により形成することができる。また、拡散防止層 31 が上記した各積層物の場合は、スパッタやエッチング等を用いたフォトリソグラフ技術等により形成することができる。なお、電極 14 が、第 1 の層 33 を構成する Sn と相互拡散しにくい材料である場合には、パンプ 30 には拡散防止層 31 はなくても良い。

20 【0024】また、第 1 の層 33、第 2 の層 34 の形成は、例えば、メタルマスクを用いてスパッタを行う方法（リフトオフ法）等を用いたり、レジストマスクを用いて電気めっきしたりすることにより、第 1 の層 33、第 2 の層 34 を連続的に堆積させることによって行うことができる。

【0025】また、本実施形態においては、第 2 の IC チップ 20 との接合は、パンプ 30 を溶融させることで行われる。ここで、図 2 に示すパンプ 30 において、第 1 の層（Sn）33 と第 2 の層（Ag または Au）34 との重量比（以下、単に重量比という）が、パンプ 30 が溶融したときに第 1 および第 2 の層 33、34 を構成する金属の共晶組成となるように設定されている。

30 【0026】つまり、パンプ溶融後に形成される合金層 32（図 1 参照）において、当該合金層 32 の組成が、Sn と Ag の共晶組成（共晶点）となるか若しくは Sn と Au の共晶組成（共晶点）となるように、上記重量比が設定されている。

40 【0027】第 2 の層 34 が Ag よりなる本例では、上記重量比は、Sn が 95.5～97.5 重量%、Ag が 2.5～4.5 重量%となるような重量比に設定されている。好ましくは、Sn が 96.5 重量%、Ag が 3.5 重量%になるのがよい。また、第 2 の層 34 が Au よりなる場合には、上記重量比は、Sn が 86～90 重量%、Au が 10～14 重量%となるような重量比に設定される。好ましくは、Sn が 88 重量%、Au が 12 重量%になるのがよい。

50 【0028】このような重量比の設定は、第 1 の層 33 の膜厚と第 2 の層 34 の膜厚との比（以下、単に膜厚比という）を制御することにより可能である。第 2 の層 34 が Ag よりなる場合、上記膜厚比は、第 1 の層：第 2 の層が 31：1～56：1 となるように設定され、例えば、第 1 の層 33 の膜厚は  $48 \pm 5 \mu\text{m}$ 、第 2 の層 34

の膜厚は $1.2 \pm 0.2 \mu\text{m}$ とすることができる。

【0029】また、第2の層34がAuよりなる場合、上記膜厚比は、第1の層：第2の層が16：1～24：1となるように設定され、例えば、第1の層33の膜厚は $4.8 \pm 5 \mu\text{m}$ 、第2の層34の膜厚は $2.5 \pm 0.2 \mu\text{m}$ とすることができる。そして、このような膜厚比は、上記した第1および第2の層33、34をリフトオフ法や電気めっき等にて形成する際に、スパッタ時間やめっき時間を調整する等により制御可能である。

【0030】そして、上記図1に示す電子部品接合体は、図2に示す第1のICチップ10の一面11上に第2のICチップ20を重ね合わせ、パンプ30と第2のICチップ20の他面22側の電極26とを接触させた状態で、オープン等を用いて加熱してパンプ30における第1および第2の層33、34を溶融させることによって、作ることができる。

【0031】ここで、本実施形態によれば、パンプ30の最表面がSnよりも酸化されにくいAgまたはAuより覆われた構成としているため、接合前におけるパンプ30内のSnの酸化を防止することができる。

【0032】また、本実施形態によれば、上記重量比を、パンプ30が溶融したときに第1および第2の層を構成する金属の共晶組成となるように設定しているため、パンプ30を溶融するために必要な最低限の温度を、SnとAgの共晶温度( $221^\circ\text{C}$ )、またはSnとAuの共晶温度( $220^\circ\text{C}$ )といった従来の熱圧着に比べて低い温度にまで低下させることができる。

【0033】そして、このような比較的低い温度にてパ\*

\*パンプ30を溶融させることができるため、接合に必要な圧力も、熱圧着のような高い圧力(例えば $8 \times 10^7 \sim 3 \times 10^8 \text{ Pa}$ )を必要とせず、極力低い圧力(例えば $1.5 \times 10^6 \sim 1.5 \times 10^7 \text{ Pa}$ )とすることができる。このように、本実施形態によれば、第1のICチップ10において、接合前におけるSnの酸化を防止しつつ、低い圧力で接合可能なパンプ構成を提供することができる。

【0034】(他の実施形態)なお、上記実施形態では、第1のICチップ10が接合される相手部材として、第2のICチップ20を用いたが、相手部材としては、TAB(テープキャリア方式)用テープやリードフレーム等であっても良い。これらの場合にも、相手部材の導体部や電極に対して、第1のICチップ10のパンプ30を溶融させて接合することができる。

【0035】また、本発明のパンプを有する電子部品としては、ICチップ(半導体チップ)に限定されるものではない。

【図面の簡単な説明】

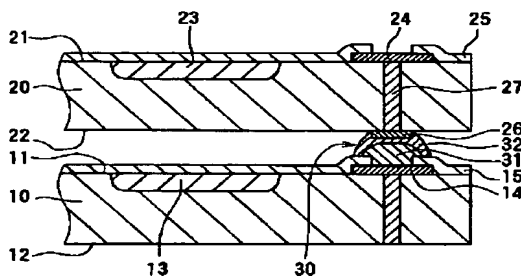
【図1】本発明の実施形態に係るパンプを有する電子部品を相手部材と接合した状態を示す概略断面図である。

【図2】図1に示すパンプを有する電子部品の要部を示す概略断面図である。

【符号の説明】

10…第1のICチップ、14…電極、20…第2のICチップ、30…パンプ、33…第1の層、34…第2の層。

【図1】



【図2】

